

Appl. No. 09/604,097  
Doc. Ref. AD48

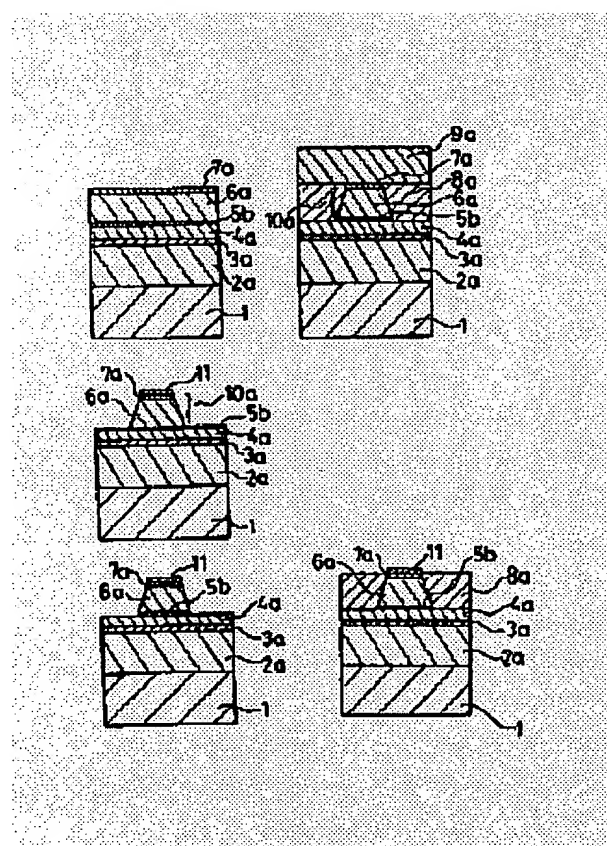
## SEMICONDUCTOR LASER AND MANUFACTURE THEREOF

**Patent number:** JP4130692  
**Publication date:** 1992-05-01  
**Inventor:** ARIMOTO SATOSHI; others: 01  
**Applicant:** MITSUBISHI ELECTRIC CORP  
**Classification:**  
- **International:** H01S3/18  
- **European:**  
**Application number:** JP19900252708 19900920  
**Priority number(s):**

### Abstract of JP4130692

**PURPOSE:** To improve regrown boundary characteristics between a first upper clad layer and a block layer by forming a structure in which a GaInP etching stopper layer of a region except the ridge on an AlGaInP first upper clad layer provided on an active layer is removed.

**CONSTITUTION:** A wafer formed in a shape in Figure b is processed as prescribed in a growing furnace to remove only a GaInP thin film layer 5b except a ridge 10a by thermally decomposing, and the surface of a first upper clad layer 4a is present. Then, an n-type GaAs current block layer 8a is continuously grown in the same furnace. Since the regrown boundary of the layer 4a and the layer 8a formed in this manner is not exposed with the atmosphere before crystal growing, excellent regrown boundary characteristics are obtained. In addition, since a P-type GaInP thin film layer 5a is not to the layer 8a, lateral extension of a current is eliminated to improve a current blocking effect.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

## ⑫ 公開特許公報(A) 平4-130692

⑤ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

④ 公開 平成4年(1992)5月1日

H 01 S 3/18

9170-4M

審査請求 未請求 請求項の数 3 (全11頁)

⑬ 発明の名称 半導体レーザ装置とその製造方法

⑭ 特 願 平2-252708

⑮ 出 願 平2(1990)9月20日

⑯ 発 明 者 有 本 智 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社光・マイクロ波デバイス研究所内

⑰ 発 明 者 吉 田 直 人 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社光・マイクロ波デバイス研究所内

⑱ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑲ 代 理 人 弁理士 早瀬 憲一

## 明 細 書

## 1. 発明の名称

半導体レーザ装置とその製造方法

## 2. 特許請求の範囲

(1) AlGaInP系材料を用いた第1導電形下クラッド層、活性層、及び第2導電形第1上クラッド層からなるダブルヘテロ構造を形成するとともに、該ダブルヘテロ構造上にGaInP薄膜層、及びAlGaInP系材料からなる第2導電形第2上クラッド層を形成し、

該第2上クラッド層を上記GaInP薄膜層をエッチングストップパ層として用いてリッジ状に成形し、

該リッジを第1導電形のブロック層で埋め込んでなる構造を有する、リッジ導波路型の半導体レーザ装置において、

上記リッジ以外の領域の上記第1上クラッド層の上記GaInP薄膜層を除去した構造としていることを特徴とする半導体レーザ装置。

(2) AlGaInP系材料を用いた第1導電形

下クラッド層、活性層、及び第2導電形第1上クラッド層からなるダブルヘテロ構造を形成するとともに、該ダブルヘテロ構造上にGaInP薄膜層、及び第1導電形のブロック層を形成し、

上記GaInP薄膜層をエッチングストップパ層として用いて上記ブロック層に電流通路となるストライプ状溝を形成し、

上記ブロック層上および上記ストライプ状溝上に第2導電形第2上クラッド層を形成してなる構造を有する、SAS型の半導体レーザ装置において、

上記ストライプ状溝の底部の上記GaInP薄膜層を除去した構造としていることを特徴とする半導体レーザ装置。

(3) 活性層上に形成したAlGaInP系第1上クラッド層上にGaInP薄膜層を形成し、さらに該GaInP薄膜層上に他の半導体層を形成した後、上記GaInP薄膜層をエッチングストップパとして用いて上記他の半導体層の一部をエッチング除去する工程と、

上記選択エッチング工程で露出した上記GaInP薄膜層を、P雰囲気とした再成長を行なう結晶成長装置内においてGaInPのみが熱分解しAlGaInPは熱分解しないような温度に昇温し、所定時間保持することにより熱分解除去する工程と、

上記熱分解除去工程に連続して上記他の半導体層上、及びGaInP薄膜層除去により露出したAlGaInP系第1上クラッド層上に半導体層を再成長する工程とを含むことを特徴とする半導体レーザ装置の製造方法。

### 3. 発明の詳細な説明 (産業上の利用分野)

この発明は、AlGaInP系材料を用いた半導体レーザ装置に関し、埋め込み成長時の再成長界面特性を向上させることが可能なレーザ装置の構造とその作製方法に関するものである。

(従来の技術)

第8図は、例えばエレクトロニクスステーズ第23巻("High-Power Operation of A Transverse-M

ode Stabilized AlGaInP Visible Light( $\lambda_c = 683\text{nm}$ ) Semiconductor Laser", H. Fujii, K. Kobayashi, S. Kawata, A. Gomyo, I. Hotta and T. Suzuki, Electronics Letters, vol. 23, 1987, pp. 938-939) に示された、AlGaInP系材料を用いたリッジ導波路型可視光半導体レーザの構造を示す斜視図であり、第4図はその製造フローを示す断面工程図である。

第8図において、1はn型GaAs基板であり、n型AlGaInP下クラッド層2a、GaInP活性層3a、第1のP型AlGaInP上クラッド層4aからなるダブルヘテロ構造が基板1上に配置される。上クラッド層4a上にはP型GaInPエッチングストップ層5aが配置され、ストライプ状リッジ形状の第2のP型AlGaInP上クラッド層6aはエッチングストップ層5a上に配置される。また、エッチングストップ層5a上のリッジが配置された領域以外の領域上にはN型GaAs電流ブロック層8aがリッジを埋め込むように配置される。P型GaAs層7aはリ

ッジ上に配置され、P型GaAsコンタクト層はN型GaAs電流ブロック層8a及びP型GaAs層7a上に配置される。さらに電極12、13は基板1裏面およびコンタクト層9a上に設けられる。対向する一対の劈開端面14、15はリッジのストライプ方向に対して垂直に形成される。

以下、第4図に沿って製造方法を説明する。

まず第4図(a)に示すように、(100)n型GaAs基板1上に、厚さ約1 $\mu\text{m}$ のn型(Al<sub>0.1</sub>Ga<sub>0.9</sub>)<sub>0.5</sub>In<sub>0.5</sub>、P下クラッド層2a、厚さ約0.1 $\mu\text{m}$ のGa<sub>0.5</sub>In<sub>0.5</sub>、P活性層3a、厚さ約0.3 $\mu\text{m}$ の第1のP型(Al<sub>0.1</sub>Ga<sub>0.9</sub>)<sub>0.5</sub>In<sub>0.5</sub>、P上クラッド層4a、厚さ40Å~100ÅのP型Ga<sub>0.5</sub>In<sub>0.5</sub>、Pエッチングストップ層5a、厚さ約0.7 $\mu\text{m}$ の第2のP型(Al<sub>0.1</sub>Ga<sub>0.9</sub>)<sub>0.5</sub>In<sub>0.5</sub>、P上クラッド層6a及び厚さ約0.2 $\mu\text{m}$ のP型GaAs層7aを順次、例えばMOCVD(有機金属気相成長)法を用いてエピタキシャル成長する(第1回目のエピタキシャル成長)。

次に例えばSiNやSiO<sub>2</sub>などの誘電体膜11をP型GaAs層7a上にパターンニングし、これをマスクとするエッチングにより、第4図(b)に示すような順メサリッジ構造10aを形成する。これは、まずP型GaAs層7aのみをエッチングした後、AlGaInPがエッチングされ、GaInPはほとんどエッチングされない様な適当なエッチャントを用いて上クラッド層6aをエッチングすることにより、P型GaInP層5aがエッチングストップとして作用させ第4図(b)に示す様なリッジ構造10aを制御性よく形成することができる。なおこの台形リッジ構造の下底の長さは3~5 $\mu\text{m}$ になるようにする。

引き続き、誘電体膜11を選択成長マスクとして用い、MOCVD法を用いた第2回目のエピタキシャル成長により第4図(c)に示す様に、リッジ構造10aを埋め込むようにn型GaAsブロック層8aを成長した後、誘電体膜11を除去し、第3回目のエピタキシャル成長によりP型GaAsコンタクト層9aを第4図(d)に示すように形成

し、さらに、基板 1 裏面およびコンタクト層 9 a 表面に n 側電極 1 2 及び p 側電極 1 3 を設け、劈開により端面 1 4、1 5 を形成して第 8 図に示すレーザ素子が完成する。

次に動作について説明する。

このリッジ導波路型半導体レーザ装置の n 側電極 1 2、p 側電極 1 3 間に順方向に電圧を印加すると、電流はブロック層 8 a により狭窄されて活性層 3 a に注入されここで発光再結合により光が発生する。発生した光はストライプ状リッジに沿って導波され、かつ 1 対の劈開端面 1 4、1 5 の間で反射増幅され、レーザ発振に至る。レーザの発振波長は活性層材料の禁制帯幅に依存し、活性層が GaInP からなるレーザにおいては、光通信に用いる光ファイバでの損失が少ない可視光帯域の発振波長が得られる。

また第 9 図は従来の SAS (self-aligned structure) 型の半導体レーザの構造を示す斜視図であり、第 5 図はその製造工程を示す断面工程図である。

4、1 5 を形成して第 9 図に示すレーザ素子が完成する。

次に動作について説明する。

この SAS 型半導体レーザ装置の n 側電極 1 2、p 側電極 1 3 間に順方向に電圧を印加すると、電流はブロック層 8 b により狭窄されて活性層 3 b に注入されここで発光再結合により光が発生する。発生した光はストライプ溝に沿って導波され、かつ 1 対の劈開端面 1 4、1 5 の間で反射増幅され、レーザ発振に至る。レーザの発振波長については、上記リッジ導波路型のレーザ装置と同様、可視光帯域の波長が得られる。

(発明が解決しようとする課題)

従来の AlGaInP 系材料を用いたリッジ導波路型、SAS 型の半導体レーザ装置では、上述した様に 2 回もしくは 3 回のエピタキシャル工程を必要としており、この際再成長界面となる GaInP あるいは AlGaInP 層が成長前に大気さらされ表面が酸化される。また特に GaInP では再成長条件により熱分解が生じ易いなどの

以下、第 5 図に沿って製造方法を説明する。

まず第 5 図(a)に示すように、n 型 GaAs 基板 1 上に、厚さ約 1 μm の n 型 (Al<sub>0.1</sub>Ga<sub>0.9</sub>)<sub>0.9</sub>In<sub>0.1</sub> P 下クラッド層 2 b、厚さ約 0.1 μm の Ga<sub>0.9</sub>In<sub>0.1</sub> P 活性層 3 b、厚さ約 0.3 μm の第 1 の P 型 (Al<sub>0.1</sub>Ga<sub>0.9</sub>)<sub>0.9</sub>In<sub>0.1</sub> P 上クラッド層 4 b、厚さ約 1 μm の n 型 GaAs 電流ブロック層 8 b を順次、MOCVD 法を用いてエピタキシャル成長する (第 1 回目のエピタキシャル成長)。

次に第 5 図(b)に示すように、n 型 GaAs 電流ブロック層の一部を選択的にエッチング除去してストライプ状溝 1 2 を形成する。

この後、第 2 回目のエピタキシャル成長により、厚さ約 0.7 μm の第 2 の P 型 (Al<sub>0.1</sub>Ga<sub>0.9</sub>)<sub>0.9</sub>In<sub>0.1</sub> P 上クラッド 7 b 及び厚さ約 3 μm の P 型 GaAs コンタクト層 9 b を第 5 図(c)に示すように順次エピタキシャル成長し、さらに、基板 1 裏面およびコンタクト層 9 a 表面に n 側電極 1 2 及び p 側電極 1 3 を設け、劈開により端面 1

理由により再成長界面特性を良好なものとするのが困難であり、良好なレーザ特性が得られないという問題点があった。

また、リッジ導波路型の半導体レーザにおいてエッチングストップ層として用いられる GaInP は、同量の不純物をドーブした場合、AlGaInP に比して、その抵抗が 2 桁程度低い。このため AlGaInP 第 1 クラッド層上の全面にこのエッチングストップ層があると、電流ブロック層で狭窄された電流がこのエッチングストップ層内で横方向に広がってしまい、電流狭窄効果を低下させてしまうという問題点もあった。

この発明は上記のような問題点を解消するためになされたものであり、再成長界面特性が良好なリッジ導波路型、SAS 型の半導体レーザ装置およびその製造方法を得ることを目的とする。

(課題を解決するための手段)

この発明に係る半導体レーザ装置は、AlGaInP 系材料を用いた第 1 導電形下クラッド層、活性層、及び第 2 導電形第 1 上クラッド層からな

NC 002115

るダブルヘテロ構造上にGaInP薄膜層を介して第2導電形第2上クラッド層を形成し、該第2上クラッド層を上記GaInP薄膜層をエッチングストップ層として用いてリッジ状に成形し、該リッジを第1導電形のブロック層で埋め込んでなる構造を有する、リッジ導波路型の半導体レーザ装置において、上記リッジ以外の領域の上記第1上クラッド層上の上記GaInP薄膜層を除去した構造としたものである。

また、この発明に係る半導体レーザ装置は、AlGaInP系材料を用いた第1導電形下クラッド層、活性層、及び第2導電形第1上クラッド層からなるダブルヘテロ構造上にGaInP薄膜層を介して第1導電形のブロック層を形成し、上記GaInP薄膜層をエッチングストップ層として用いて上記ブロック層に電流通路となるストライプ状溝を形成し、上記ブロック層上および上記ストライプ状溝上に第2導電形第2上クラッド層を形成してなる構造を有する、SAS型の半導体レーザ装置において、上記ストライプ状溝の底部の

上記GaInP薄膜層を除去した構造としたものである。

また、この発明に係る半導体レーザ装置の製造方法は、AlGaInP系の第1の上クラッド層上に形成され、選択エッチング時に表面に露出したGaInP薄膜層を再成長時の結晶成長装置内で、GaInPとAlGaInPの熱分解の温度差を利用して熱分解除去し、引き続き半導体レーザ装置を構成するに必要な半導体層をエピタキシャル成長するようにしたものである。

#### (作用)

この発明によるリッジ導波路型半導体レーザ装置においては、活性層上に設けたAlGaInP系第1上クラッド層上のリッジ部以外の領域のGaInPエッチングストップ層を除去した構造としているから、上記AlGaInP系第1上クラッド層とブロック層との間の再成長界面特性を向上できるとともに、電流のエッチングストップ層における横方向拡がりを抑えることができる。

また、この発明によるSAS型半導体レーザ装

置においては、活性層上に設けたAlGaInP系第1上クラッド層上のストライプ状溝底部のGaInPエッチングストップ層を除去した構造としているから、上記AlGaInP系第1上クラッド層とAlGaInP系第2上クラッド層との間の再成長界面特性を向上できる。

また、この発明による半導体レーザの製造方法においては、AlGaInP系の第1の上クラッド層上に形成され、選択エッチング時に表面に露出したGaInP薄膜層を再成長時の結晶成長装置内で熱分解除去し、引き続き半導体レーザ装置を構成するに必要な半導体層をエピタキシャル成長するようにしたから、再成長界面の接合特性が大幅に改善された半導体レーザ層を実現できる。

#### (実施例)

以下、この発明の実施例を図について説明する。

第1図および第6図は本発明の第1の実施例による半導体レーザを説明するための図であり、第6図はその構造を示す斜視図、第1図はその作製フローを示す断面工程図である。

第6図において、第8図と同一符号は同一または相当部分である。またGaInP薄膜層5bはAlGaInP第1上クラッド層4a上のリッジ領域のみに配置され、上クラッド層4aのリッジ領域以外の領域上の薄膜層は除去された構造になっている。

次に製造フローを詳細に説明する。

まず第1図(a)に示すように、(100)n型GaAs基板1上に、厚さ約1μmのn型(Al<sub>0.1</sub>Ga<sub>0.9</sub>)<sub>0.5</sub>In<sub>0.5</sub>P下クラッド層2a、厚さ約0.1μmのGa<sub>0.5</sub>In<sub>0.5</sub>P活性層3a、厚さ約0.3μmの第1のP型(Al<sub>0.1</sub>Ga<sub>0.9</sub>)<sub>0.5</sub>In<sub>0.5</sub>P上クラッド層4a、厚さ40Å~100ÅのP型Ga<sub>0.5</sub>In<sub>0.5</sub>Pエッチングストップ層5b、厚さ約0.7μmの第2のP型(Al<sub>0.1</sub>Ga<sub>0.9</sub>)<sub>0.5</sub>In<sub>0.5</sub>P上クラッド層6a及び厚さ約0.2μmのP型GaAs層7aを順次、例えばMOCVD(有機金属気相成長)法を用いてエピタキシャル成長する(第1回目のエピタキシャル成長)。

NC 002116

次に例えばSiNやSiO<sub>2</sub>などの誘電体膜11をP型GaAs層7a上にパターンニングし、これをマスクとするエッチングにより、第1図(b)に示すような順メサリッジ構造10aを形成する。これは、まずP型GaAs層7aのみをエッチングした後、AlGaInPがエッチングされ、GaInPはほとんどエッチングされない様な適当なエッチャント、例えばHClとH<sub>2</sub>Oの混合液を用いることにより、P型GaInP層5bがエッチングストップとして作用するので第1図(b)に示す様なリッジ構造10aを制御性よく形成することができる。なおこの台形リッジ構造の下底の長さは3~5μmになるようにする。

ここまでは、第4図の従来例と同様の工程である。

次に第1図(b)の状態に加工されたウエハを例えばMOCVD成長炉内でPH<sub>3</sub>を流しながら昇温する。PH<sub>3</sub>を流すのは、熱分解されたPH<sub>3</sub>によりPを含んだ材料(ここではAlGaInPもしくはGaInP)が熱分解しないようにP圧を

印加するために、一般的に行われる方法である。しかしながら、本件発明者らが調査した結果、同一PH<sub>3</sub>、流量、温度においてGaInPとAlGaInPでは熱分解の状態が異なることが明らかとなった。例えば、76Torrの減圧状態にしたMOCVD成長炉内では、PH<sub>3</sub>(10%)を300SCCM流した場合、GaInPは600℃で既に熱分解が生じはじめ、740℃においては完全に熱分解した。これに対しクラッド層4a、6aとして用いている(Al<sub>0.5</sub>Ga<sub>0.5</sub>)<sub>0.5</sub>In<sub>0.5</sub>Pの組成のAlGaInPでは740℃においても全く熱分解しなかった。この違いは、原子の結合エネルギーの関係がAlP>GaP>InPであることに起因している。本実施例では、この様なGaInPとAlGaInPの熱分解温度の違いを製造方法の基本原則として利用している。例えば第1図(b)の形状に加工したウエハを成長炉内にて76Torr、PH<sub>3</sub>(10%)=300SCCM、740℃、20分間保持することにより、第1図(c)に示すように、リッジ部10a以外のGaInP

薄膜層5bのみが熱分解除去され、第1の上クラッド層4aの表面が現れる。

このような、GaInP薄膜層5bの除去条件は、以下に述べるような実験結果に基づいている。先述したように、GaInPは600℃から既に熱分解が生ずるものの、600~700℃ではPH<sub>3</sub>中で長時間保持しても厚さ40~100ÅのGaInP薄膜層5bの表面荒れが生じる程度で残存する。この表面荒れの生じたGaInP薄膜層5b上にn型GaAs電流ブロック層8aを成長した場合、その成長層界面特性が劣化するばかりでなく、電流ブロック層8aの結晶性自体も悪化してしまう。これに対して、40~100ÅのGaInP薄膜層5bはPH<sub>3</sub>中で740℃で20分間保持することで完全に除去されるため、上述の問題が解消される。もちろん除去温度としては740℃以上に設定してもよく、この場合は保持時間を短縮できる。

さてこのようにして第1の上クラッド層4aの表面が露出した後、連続して同一成長炉内で、第

1図(d)に示すようにn型GaAs電流ブロック層8aを成長する。このようにして形成される第1の上クラッド層4aと電流ブロック層8aの再成長界面は、結晶成長前に大気(空気)にさらされることがないため、非常にクリーンな状態であり、第4図の従来例におけるGaInP薄膜層5aとn型GaAs電流ブロック層8aよりなる再成長界面特性をはるかに上回る良好なものを得られる。加えて第1図(d)に示す構造では、第4図(d)に示す構造に比べてP型GaInP薄膜層5aがn型GaAs電流ブロック層8aとの間に存在しないため、従来例のP型GaInP薄膜5aを介して電流の横方向への広がりがなくなり電流ブロック効果が一層向上したものとなる。この様にして形成された第1図(d)のウエハから、従来例と全く同様の工程を経て、第6図のレーザ構造を得ることができる。

第2図は第1の実施例の変形例による半導体レーザの構造を示す断面図である。これはリッジ導波路の形状が逆メサとなったものであり第1図と

全く同様の工程により作製することができる。

次に、本発明の第2の実施例による半導体レーザ装置について説明する。

第7図は本発明の第2の実施例による半導体レーザの構造を示す斜視図、第3図はその作製フローを示す断面工程図である。

第7図において、第9図と同一符号は同一または相当部分である。またGaInP薄膜層5dはAlGaInP第1上クラッド層4b上のブロック層が形成されている領域のみに配置され、ストライプ溝底部の薄膜層は除去された構造になっている。

次に作製フローについて説明する。

まず、第3図(a)に示すように、n型GaAs基板1上に、厚さ約1μmのn型(Al<sub>0.1</sub>Ga<sub>0.9</sub>)<sub>0.5</sub>In<sub>0.5</sub>P下クラッド層2b、厚さ約0.1μmのGa<sub>0.5</sub>In<sub>0.5</sub>P活性層3b、厚さ約0.3μmの第1のP型(Al<sub>0.1</sub>Ga<sub>0.9</sub>)<sub>0.5</sub>In<sub>0.5</sub>P上クラッド層、厚さ約40~100ÅのP型Ga<sub>0.5</sub>In<sub>0.5</sub>P薄膜層5c、厚さ約1μm

のn型GaAs電流ブロック層8bを順次MOCVD法によりエピタキシャル成長する(第1回目のエピタキシャル成長)。これを第3図(b)に示すように、n型GaAs電流ブロック層8bのみを選択的にエッチングし、ストライプ上溝12を形成する。このウエハを上記第1の実施例で示したと全く同じ方法で12のストライプ状溝部のGaInP薄膜層5cのみを熱分解除去し、清浄な第1のAlGaInP上クラッド層4bの表面を露出させた後、連続して厚さ約0.7μmの第2のP型(Al<sub>0.1</sub>Ga<sub>0.9</sub>)<sub>0.5</sub>In<sub>0.5</sub>P上クラッド層6b、厚さ約3μmのP型GaAsコンタクト層を第3図(d)に示すように順次エピタキシャル成長し(第2回目のエピタキシャル成長)、さらに、基板1裏面およびコンタクト層9a表面にn側電極12及びp側電極13を設け、劈開により端面14、15を形成して第7図に示すレーザ素子が完成する。

このように本実施例では、第2の上クラッド層6bを成長する前に、ストライプ状溝12の底部

に露出したGaInP薄膜層5cが熱分解により完全に除去されるので、第2回目のエピタキシャル成長層の結晶性が向上するとともに、再成長界面特性も大幅に向上できる。

以上の第1~第3図の実施例は、MOCVD法を用いた場合について説明したが、他のエピタキシー技術、例えばMBE(分子線エピタキシー)法においても実現可能である。

#### (発明の効果)

以上のように、この発明によれば、リッジ導波路型半導体レーザ装置において、活性層上に設けたAlGaInP系第1上クラッド層上のリッジ部以外の領域のGaInPエッチングストップ層を除去した構造としているから、上記AlGaInP系第1上クラッド層とブロック層との間の再成長界面特性を向上できるとともに、電流のエッチングストップ層における横方向拡がりを抑えることができ、これにより低しきい値電流、高信頼性のリッジ導波路型可視光半導体レーザ装置を実現できる効果がある。

また、この発明によれば、SAS型半導体レーザ装置において、活性層上に設けたAlGaInP系第1上クラッド層上のストライプ状溝底部のGaInPエッチングストップ層を除去した構造としているから、上記AlGaInP系第1上クラッド層とAlGaInP系第2上クラッド層との間の再成長界面特性を向上できこれにより低しきい値電流、高信頼性のSAS型可視光半導体レーザ装置を実現できる効果がある。

また、この発明によれば、半導体レーザの製造方法においては、AlGaInP系の第1の上クラッド層上に形成され、選択エッチング時に表面に露出したGaInP薄膜層を再成長時の結晶成長装置内で熱分解除去し、引き続き半導体レーザ装置を構成するに必要な半導体層をエピタキシャル成長するようにしたから、再成長界面の接合特性が大幅に改善された可視光半導体レーザ装置を実現できる効果がある。

#### 4. 図面の簡単な説明

第1図はこの発明の第1の実施例による半導体

NC 002118

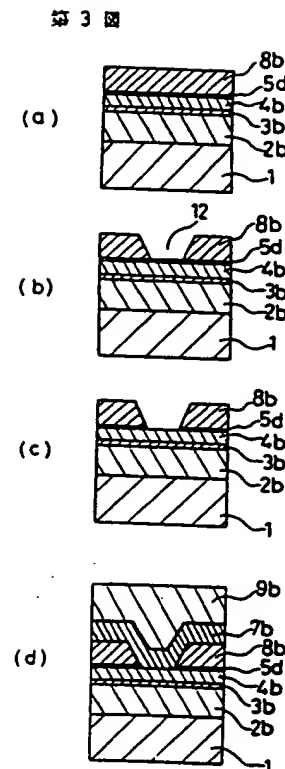
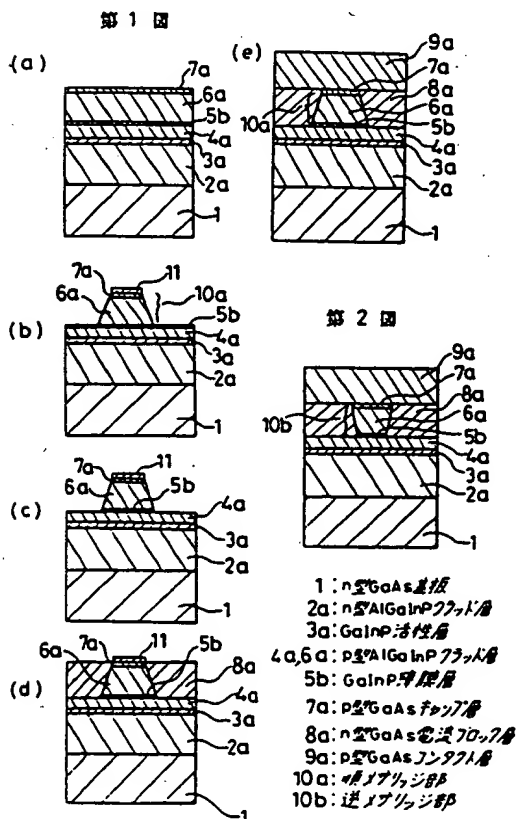
レーザ装置の作製フローを示す断面図、第2図は第1の実施例の変形例による半導体レーザ装置を示す断面図、第3図はこの発明の第2の実施例による半導体レーザ装置の作製フローを示す断面図、第4図は従来のリッジ導波路型半導体レーザ装置の作製フローを示す断面図、第5図は従来のSAS型半導体レーザ装置の作製フローを示す断面図、第6図は本発明の第1の実施例による半導体レーザ装置を示す斜視図、第7図は本発明の第2の実施例による半導体レーザ装置を示す斜視図、第8図は従来のリッジ導波路型半導体レーザ装置を示す斜視図、第9図は従来のSAS型半導体レーザ装置を示す斜視図である。

図において、1はn型GaAs基板、2a、2bはn型AlGaInPクラッド層、3a、3bはGaInP活性層、4a、4b、6a、6bはP型AlGaInPクラッド層、5a、5b、5dはGaInP薄膜層、7a、7bはP型GaAsキャップ層、8a、8bはn型GaAs電流ブロック層、9a、9bはP型GaAsコンタクト

層、12、13は電極、14、15は劈開端面である。

なお図中同一符号は同一又は相当部分を示す。

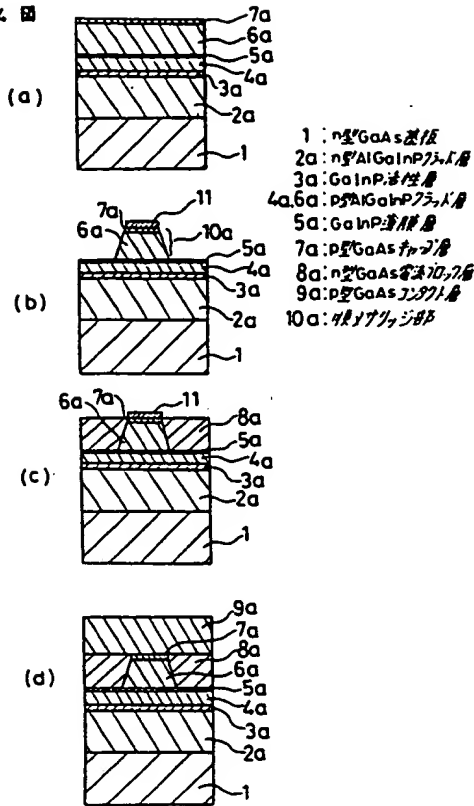
代理人 早 瀬 憲 一



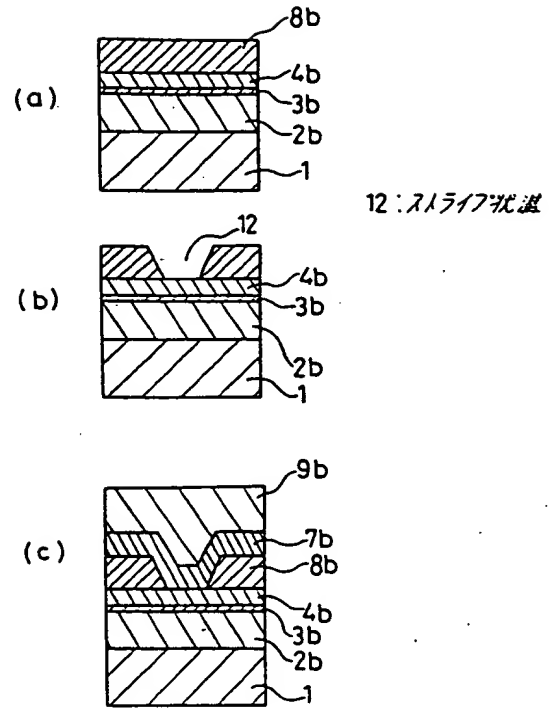
NC 002119



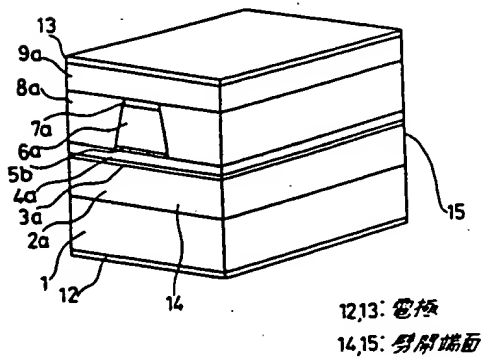
第 4 図



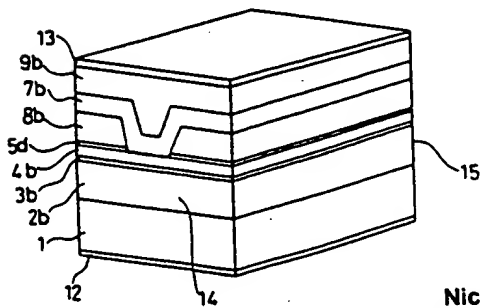
第 5 図



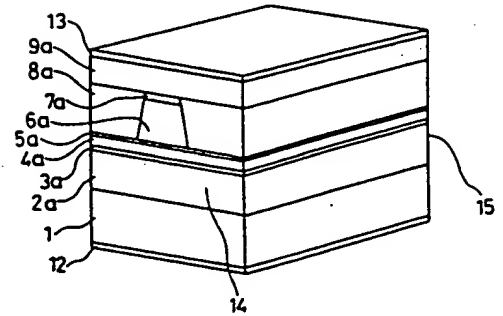
第 6 図



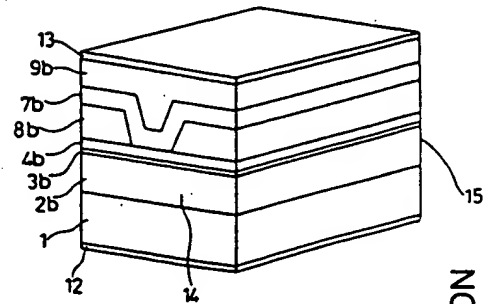
第 7 図



第 8 図



第 9 図



Nichia Corporation  
Confidential - Subject  
to Protective Order

## 手続補正書(自発)



平成 3年 6月//日

特許庁長官 殿

## 1. 事件の表示

特願平2-252708号

## 2. 発明の名称

半導体レーザ装置とその製造方法

## 3. 補正をする者

事件との関係 特許出願人

住 所 東京都千代田区丸の内二丁目2番3号

名 称 (601)三菱電機株式会社

代表者 志 岐 守 哉

## 4. 代理人 郵便番号 564

住 所 大阪府吹田市江坂町1丁目23番43号

ファサード江坂ビル7階

氏 名 (8181)井理士 早 瀬 恵

電話 06-380-5822

方式 市川  
審査

## 5. 補正の対象

明細書の特許請求の範囲の欄、発明の詳細な説明の欄、図面の簡単な説明の欄、及び図面(第3図、第5図(b),(c)、第7図、第9図)

## 6. 補正の内容

(1) 明細書の特許請求の範囲を別紙の通り訂正する。

(2) 明細書第4頁第11行、第13行、第15行、第20行、第5頁第1行、第2行、第12行、第14行、第15行、第17行、第6頁第2行、第5行、第9行、第19行、第8頁第6行、第15行、第17行、第14頁第12行、第14行、第15行、第17行、第15頁第2行、第5行、第9行、第18頁第10行、第12行、第19頁第18行、第19行~第20行、第20頁第10行~第11行、第12行、第23頁第17行、第18行、及び第20行の「P型」を「p型」に訂正する。

(3) 同第4頁第19行の「N型」を「n型」に訂正する。

(4) 同第5頁第1行の「コンタクト層は」を「コンタクト層9aは」に訂正する。

(5) 同第6頁第9行の「5aが」を「5aを」に訂正する。

(6) 同第7頁第14行~第15行の「光通信に用いる光ファイバでの損失が少ない」を「0.67~0.68μmの」に訂正する。

(7) 同第8頁第13行、第20頁第5行、第7行、及び第20行の「12」を「16」に訂正する。

(8) 同第8頁第16行の「7b」を「6b」に訂正する。

(9) 同第8頁第19行の「9a」を「9b」に訂正する。

00 同第10頁第19行、第20行、第11頁第2行、第5行、第11行、第12行、第14行、及び第18行の「導電形」を「導電型」に訂正する。

00 同第15頁第8行の「HCL」を「H、S O。」に訂正する。

02 同第19頁第8行の「5d」を「5c」に訂正する。

03 同第20頁第12行~第13行の「コンタクト層を」を「コンタクト層9bを」に訂正する。

04 同第20頁第15行の「9a」を「9b」に訂正する。

05 同第23頁第17行~第18行の「5d」を「5c」に訂正する。

06 同第23頁第18行の「7b」を削除する。

07 図面第3図、第5図(b),(c)、第7図、及び第9図を別紙の通り訂正する。

以 上

Nichia Corporation  
Confidential - Subject  
to Protective Order

-575-

NC 002121

## 特許請求の範囲

(1)  $\text{AlGaInP}$ 系材料を用いた第1導電型下クラッド層、活性層、及び第2導電型第1上クラッド層からなるダブルヘテロ構造を形成するとともに、該ダブルヘテロ構造上に $\text{GaInP}$ 薄膜層、及び $\text{AlGaInP}$ 系材料からなる第2導電型第2上クラッド層を形成し、

該第2上クラッド層を上記 $\text{GaInP}$ 薄膜層をエッチングストップ層として用いてリッジ状に成形し、

該リッジを第1導電型のブロック層で埋め込んでなる構造を有する、リッジ導波路型の半導体レーザ装置において、

上記リッジ以外の領域の上記第1上クラッド層上の上記 $\text{GaInP}$ 薄膜層を除去した構造としていることを特徴とする半導体レーザ装置。

(2)  $\text{AlGaInP}$ 系材料を用いた第1導電型下クラッド層、活性層、及び第2導電型第1上クラッド層からなるダブルヘテロ構造を形成するとともに、該ダブルヘテロ構造上に $\text{GaInP}$ 薄膜

層、及び第1導電型のブロック層を形成し、

上記 $\text{GaInP}$ 薄膜層をエッチングストップ層として用いて上記ブロック層に電流通路となるストライプ状溝を形成し、

上記ブロック層上および上記ストライプ状溝上に第2導電型第2上クラッド層を形成してなる構造を有する、SAS型の半導体レーザ装置において、

上記ストライプ状溝の底部の上記 $\text{GaInP}$ 薄膜層を除去した構造としていることを特徴とする半導体レーザ装置。

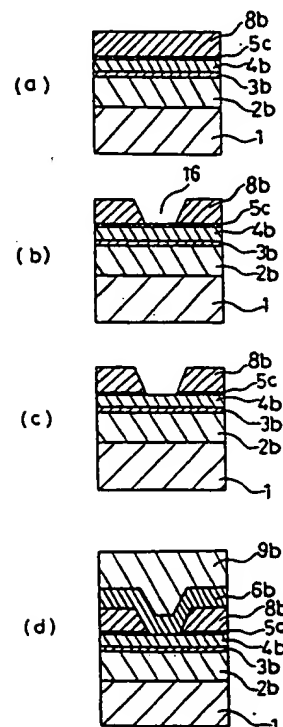
(3) 活性層上に形成した $\text{AlGaInP}$ 系第1上クラッド層上に $\text{GaInP}$ 薄膜層を形成し、さらに該 $\text{GaInP}$ 薄膜層上に他の半導体層を形成した後、上記 $\text{GaInP}$ 薄膜層をエッチングストップ層として用いて上記他の半導体層の一部をエッチング除去する工程と、

上記選択エッチング工程で露出した上記 $\text{GaInP}$ 薄膜層を、 $\text{P}$ 雰囲気とした再成長を行なう結晶成長装置内において $\text{GaInP}$ のみが熱分解し

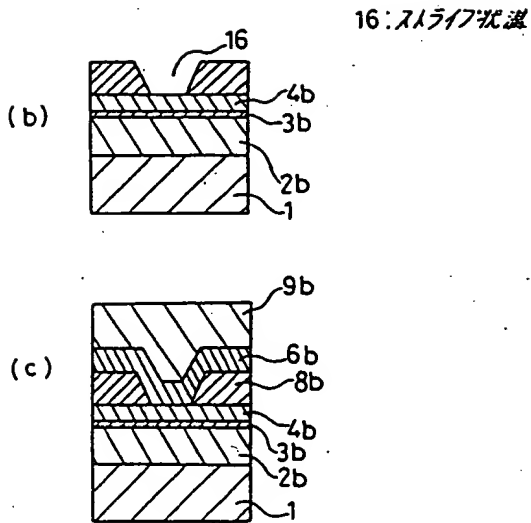
$\text{AlGaInP}$ は熱分解しないような温度に昇温し、所定時間保持することにより熱分解除去する工程と、

上記熱分解除去工程に連続して上記他の半導体層上、及び $\text{GaInP}$ 薄膜層除去により露出した $\text{AlGaInP}$ 系第1上クラッド層上に半導体層を再成長する工程とを含むことを特徴とする半導体レーザ装置の製造方法。

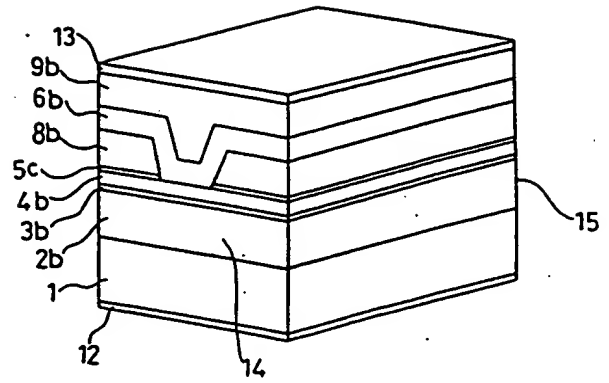
第3図



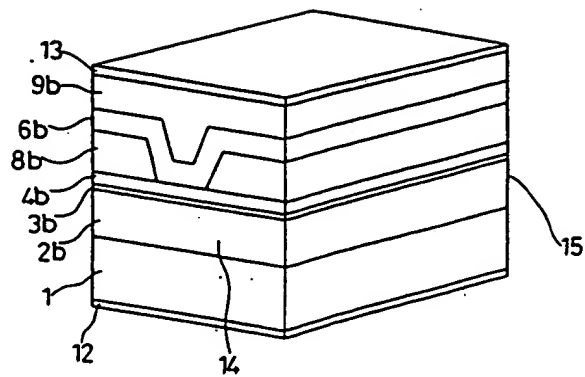
16: ストラップ状溝



第 7 図



第 9 図



Nichia Corporation  
Confidential - Subject  
to Protective Order

NC 002123